

# Computersysteme



- 2. Grundlagen digitaler Schaltungen
  - 2.1 Boole'sche Funktionen
  - 2.2 Darstellung Boole'scher Funktionen
  - 2.3 Funktionen mit einer Eingabevariablen
  - 2.4 Funktionen mit zwei Eingabevariablen
  - 2.5 Halbleiterdioden
  - 2.6 Der MOS Transistor
  - 2.7 Aufbau einfacher Gatter aus Transistoren

## 2. Grundlagen digitaler Schaltungen

### Literatur:

Waldschmidt, K.: Schaltungen der Datenverarbeitung, Teubner, 1980, ISBN 3-519-06108-2

Bauer, L, Goos, G.: Informatik, Springer Verlag, 1971, ISBN 0-38705303-4

Kohavi, Z.: Switching and Finite Automata Theory, McGraw-Hill, New York, 1978

Definition:

Sei  $B=\{0,1\}$  und  $n$  und  $m$  natürliche Zahlen. Eine Funktion

$f: B^n \rightarrow B^m$  heißt Boole'sche Funktion

(Benannt nach dem Mathematiker George Boole, 1815-1864)

Definition:

Die **Wertetabelle** einer Boole'schen Funktion beschreibt die Werte für jede mögliche Kombination der Eingabevariablen. Sie stellt eine vollständige und eindeutige Beschreibung der Funktion dar.

Beispiel einer Wertetabelle:

Eingabevariablen			Ausgabevariablen	
$x_2$	$x_1$	$x_0$	$y_1$	$y_0$
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Definition:

Die **funktionale Beschreibung** einer Boole'schen Funktion ist eine abstrakte Darstellung des Ein-Ausgabe-Verhaltens einer diese Funktion realisierenden Schaltung.

## Beispiel einer funktionalen Beschreibung:

Volladdierer

Eingänge:  $x_2, x_1, x_0$

Ausgänge:  $y_1, y_0$

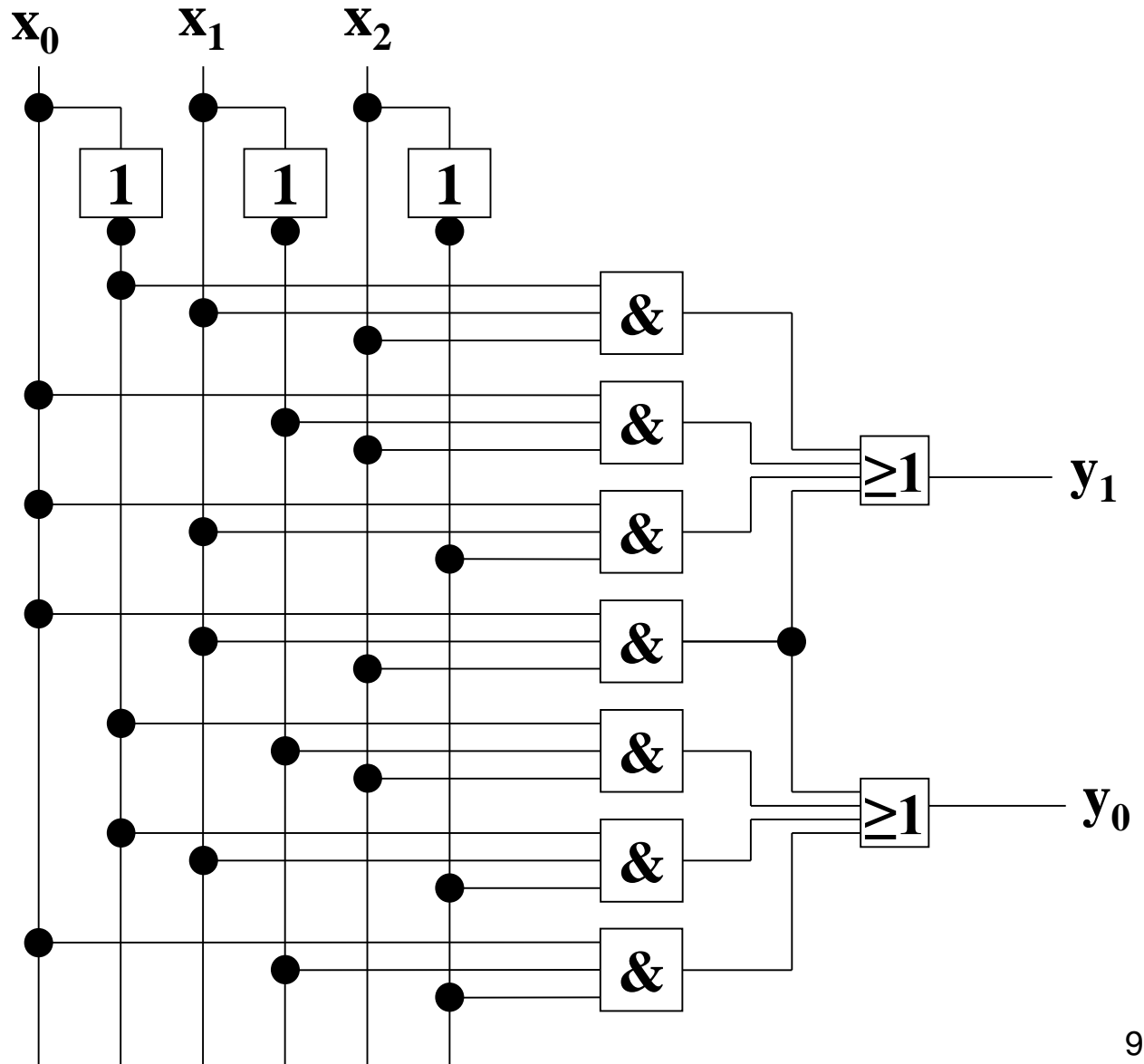
Verhalten: Wenn eine ungerade Anzahl von Eingängen 1 ist, hat  $y_0$  den Wert 1; sonst ist  $y_0$  gleich 0. Wenn zwei oder mehr Eingänge den Wert 1 haben, hat  $y_1$  den Wert 1; sonst ist  $y_1$  gleich 0.

## Definition:

Die Beschreibung einer Boole'schen Funktion als **Schaltbild** ist eine Darstellung der Funktion, die auf eine technische Realisierung unter einer gegebenen Schaltungstechnologie abzielt. Sie ist vollständig aber nicht eindeutig.



# Beispiel des Schaltbildes einer Funktion:



## Definition:

Die Beschreibung einer Boole'schen Funktion als **Menge von Funktionsgleichungen** ist eine vollständige Beschreibung der Funktion. Für jede Ausgabevariable muss eine Funktionsgleichung vorhanden sein, auf deren rechter Seite nur Eingabevariablen auftauchen.

Beispiel einer Beschreibung mit Funktionsgleichungen:

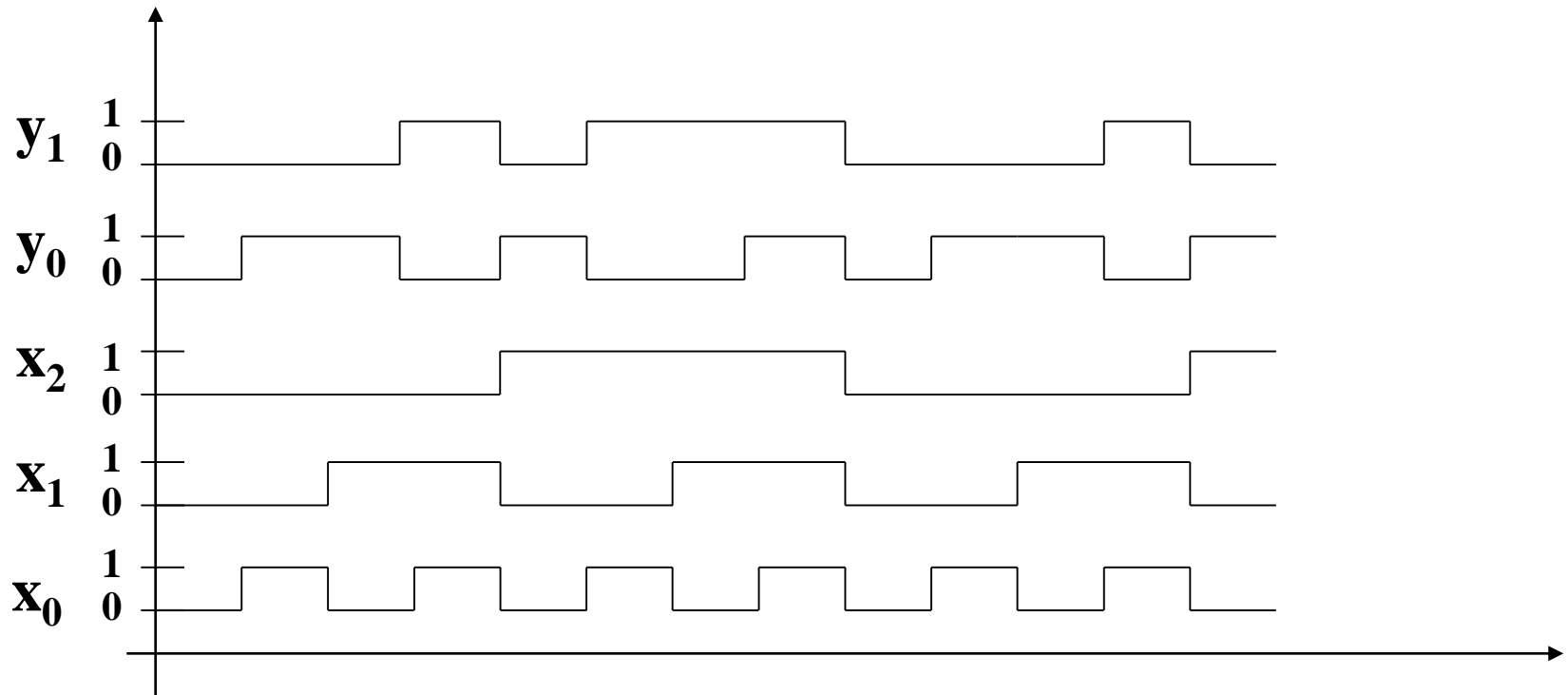
$$y_0 = \bar{x}_0 \bar{x}_1 x_2 + \bar{x}_0 x_1 \bar{x}_2 + x_0 \bar{x}_1 \bar{x}_2 + x_0 x_1 x_2$$

$$y_1 = \bar{x}_0 x_1 x_2 + x_0 \bar{x}_1 x_2 + x_0 x_1 \bar{x}_2 + x_0 x_1 x_2$$

## Definition:

Mit einem **Impulsdiagramm** wird das Verhalten einer Boole'schen Funktion in Form von Veränderungen einer fiktiven physikalischen Größe (die die Werte der Ausgabevariablen symbolisiert) in Abhängigkeit von den Werten der Eingabevariablen dargestellt.

Beispiel einer Beschreibung als Impulsdiagramm:



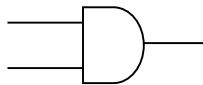
## Boole'sche Funktionen mit einer Variablen:

	<b>x=0</b>	<b>x=1</b>	<b>Algebraische Darstellung</b>
<b>Nullfunktion</b>	<b>0</b>	<b>0</b>	<b><math>y=0</math></b>
<b>Identität</b>	<b>0</b>	<b>1</b>	<b><math>y=x</math></b>
<b>Negation</b>	<b>1</b>	<b>0</b>	<b><math>y=\bar{x}</math></b>
<b>Einsfunktion</b>	<b>1</b>	<b>1</b>	<b><math>y=1</math></b>

# Boole'sche Funktionen mit zwei Variablen:

## 1. UND-Funktion

**AND**



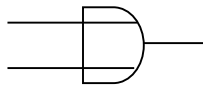
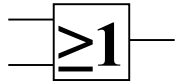
$x_0$	$x_1$	$x_0 \wedge x_1$
0	0	0
0	1	0
1	0	0
1	1	1

$$x_0 \wedge x_1 = x_0 \cdot x_1 = x_0 x_1$$

# Boole'sche Funktionen mit zwei Variablen:

## 2. ODER-Funktion

**OR**



$x_0$	$x_1$	$x_0 \vee x_1$
0	0	0
0	1	1
1	0	1
1	1	1

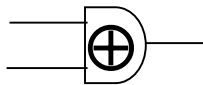
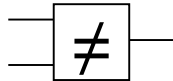
$$x_0 \vee x_1 = x_0 + x_1$$



# Boole'sche Funktionen mit zwei Variablen:

## 3. Exklusives Oder

**XOR**



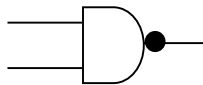
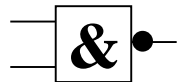
$x_0$	$x_1$	$x_0 \oplus x_1$
0	0	0
0	1	1
1	0	1
1	1	0

$$x_0 \oplus x_1$$

# Boole'sche Funktionen mit zwei Variablen:

## 4. NAND-Funktion, Sheffer-Funktion

**NAND**

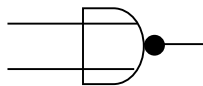
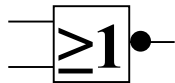


$x_0$	$x_1$	$\overline{x_0 \wedge x_1}$
0	0	1
0	1	1
1	0	1
1	1	0

$$\overline{x_0 \wedge x_1} = \overline{x_0 \cdot x_1} = \overline{x_0} \cdot \overline{x_1}$$

# Boole'sche Funktionen mit zwei Variablen: 5. NOR-Funktion, Pierce-Funktion

**NOR**



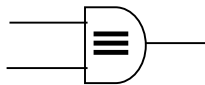
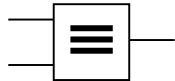
$x_0$	$x_1$	$\overline{x_0 \vee x_1}$
0	0	1
0	1	0
1	0	0
1	1	0

$$\overline{x_0 \vee x_1} = \overline{x_0 + x_1}$$

# Boole'sche Funktionen mit zwei Variablen:

## 6. Äquivalenzfunktion

**EQV**



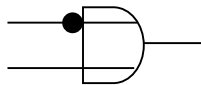
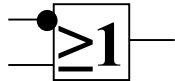
$x_0$	$x_1$	$x_0 \equiv x_1$
0	0	1
0	1	0
1	0	0
1	1	1

$$x_0 \equiv x_1 = x_0 \Leftrightarrow x_1$$

# Boole'sche Funktionen mit zwei Variablen:

## 7. Implikation

**IMP**



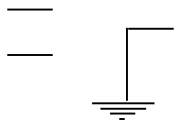
$x_0$	$x_1$	$x_0 \Rightarrow x_1$
0	0	1
0	1	1
1	0	0
1	1	1

$$x_0 \Rightarrow x_1 = \overline{x_0} + x_1$$

# Boole'sche Funktionen mit zwei Variablen:

## 8. Nullfunktion

**0**

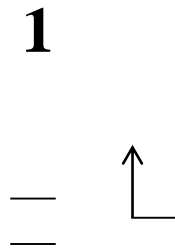


$x_0$	$x_1$	Null
<b>0</b>	<b>0</b>	<b>0</b>
<b>0</b>	<b>1</b>	<b>0</b>
<b>1</b>	<b>0</b>	<b>0</b>
<b>1</b>	<b>1</b>	<b>0</b>

# Boole'sche Funktionen mit zwei Variablen:

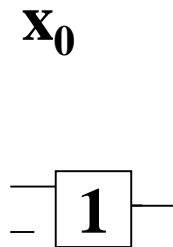
## 9. Einsfunktion

**1**  
—  
—  
—



<b>x<sub>0</sub></b>	<b>x<sub>1</sub></b>	<b>Eins</b>
<b>0</b>	<b>0</b>	<b>1</b>
<b>0</b>	<b>1</b>	<b>1</b>
<b>1</b>	<b>0</b>	<b>1</b>
<b>1</b>	<b>1</b>	<b>1</b>

Boole'sche Funktionen mit zwei Variablen:  
10. Identität für  $x_0$

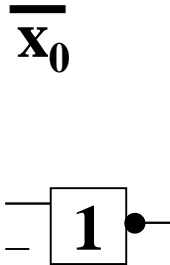


$x_0$	$x_1$	$x_0$
0	0	0
0	1	0
1	0	1
1	1	1



# Boole'sche Funktionen mit zwei Variablen:

## 11. Negation für $x_0$


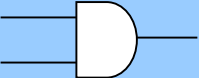

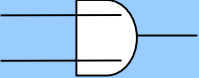

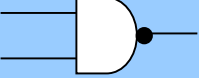

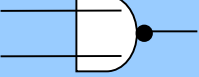



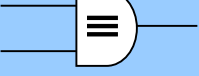

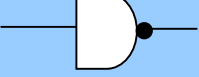


$x_0$	$x_1$	$\overline{x_0}$
0	0	1
0	1	1
1	0	0
1	1	0

Boole'sche Funktionen mit zwei Variablen:

12 – 16 Weitere Funktionen, z.B. Identität für  $x_1$ ,

# Die wichtigsten Funktionen mit zwei Variablen:

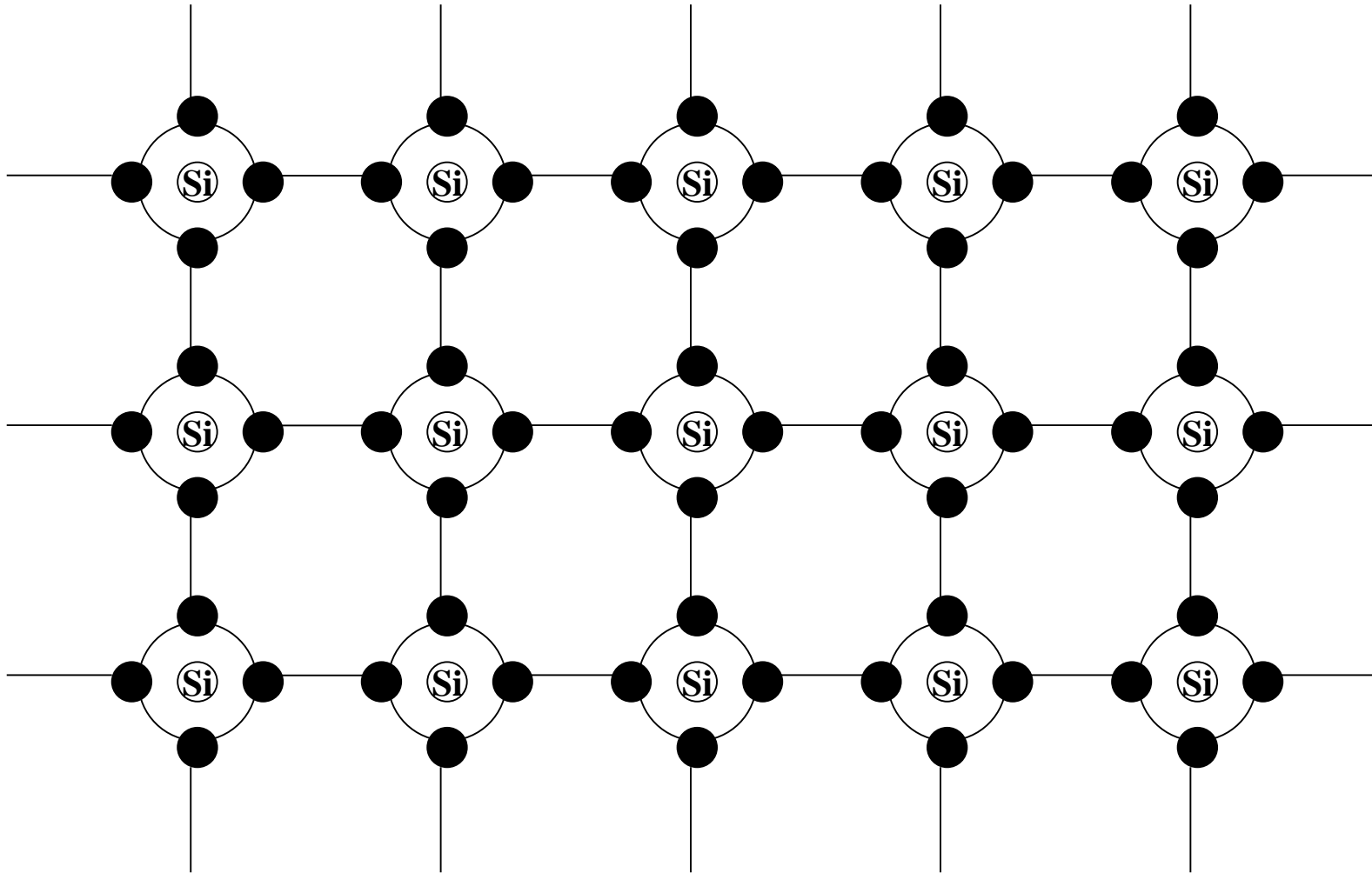
	Formel	Symbol	Altes Symbol
<b>UND (AND)</b>	$x_0 \wedge x_1$		
<b>ODER (OR)</b>	$x_0 \vee x_1$		
<b>NAND</b>	$\overline{x_0 \wedge x_1}$		
<b>NOR</b>	$\overline{x_0 \vee x_1}$		
<b>XOR</b>	$x_0 \oplus x_1$		
<b>EQV</b>	$x_0 \equiv x_1$		
<b>NOT <math>x_0</math></b>	$\overline{x_0}$		

## 2.5 Halbleiterdioden

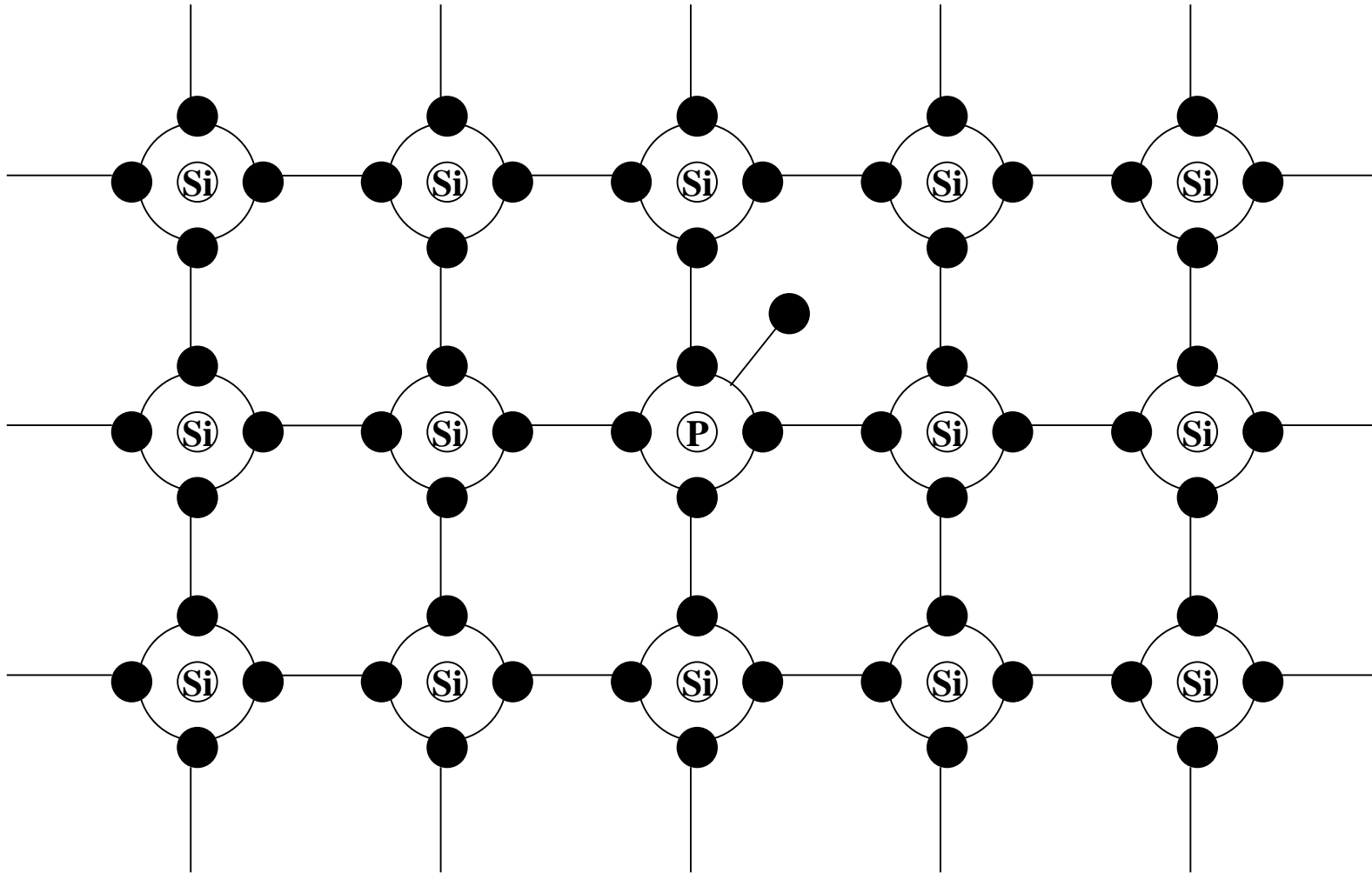
Halbleiterdioden sind Bauelemente, die die Leitfähigkeitseigenschaften eines **pn-Übergangs** nutzen. Sie werden meist aus Silizium hergestellt. Ein pn-Übergang ist der Übergang von positiv dotiertem (p-) Silizium zu negativ dotiertem (n-) Silizium. Dotierung ist das gezielte Einfügen von Fremdatomen in die Kristallstruktur des Siliziums. Silizium ist vierwertig, und bildet in reiner Form eine Kristallstruktur, bei der je zwei Elektronen zweier benachbarter Atome eine Bindung eingehen. Man kann sich das als ein regelmäßiges rechteckiges Gitter vorstellen, wie es auf der nächsten Folie gezeigt ist. Es enthält so keine freien Elektronen und ist daher auch kaum leitfähig.

Wenn man in diesem Gitter nun ein Atom durch ein 5-wertiges Fremdatom ersetzt, z.B. Phosphor, so gibt es zusätzlich zu dem vollständigen Gitter ein freies Elektron, das keine Bindung eingehen kann.

# Kristallstruktur von reinem Silizium



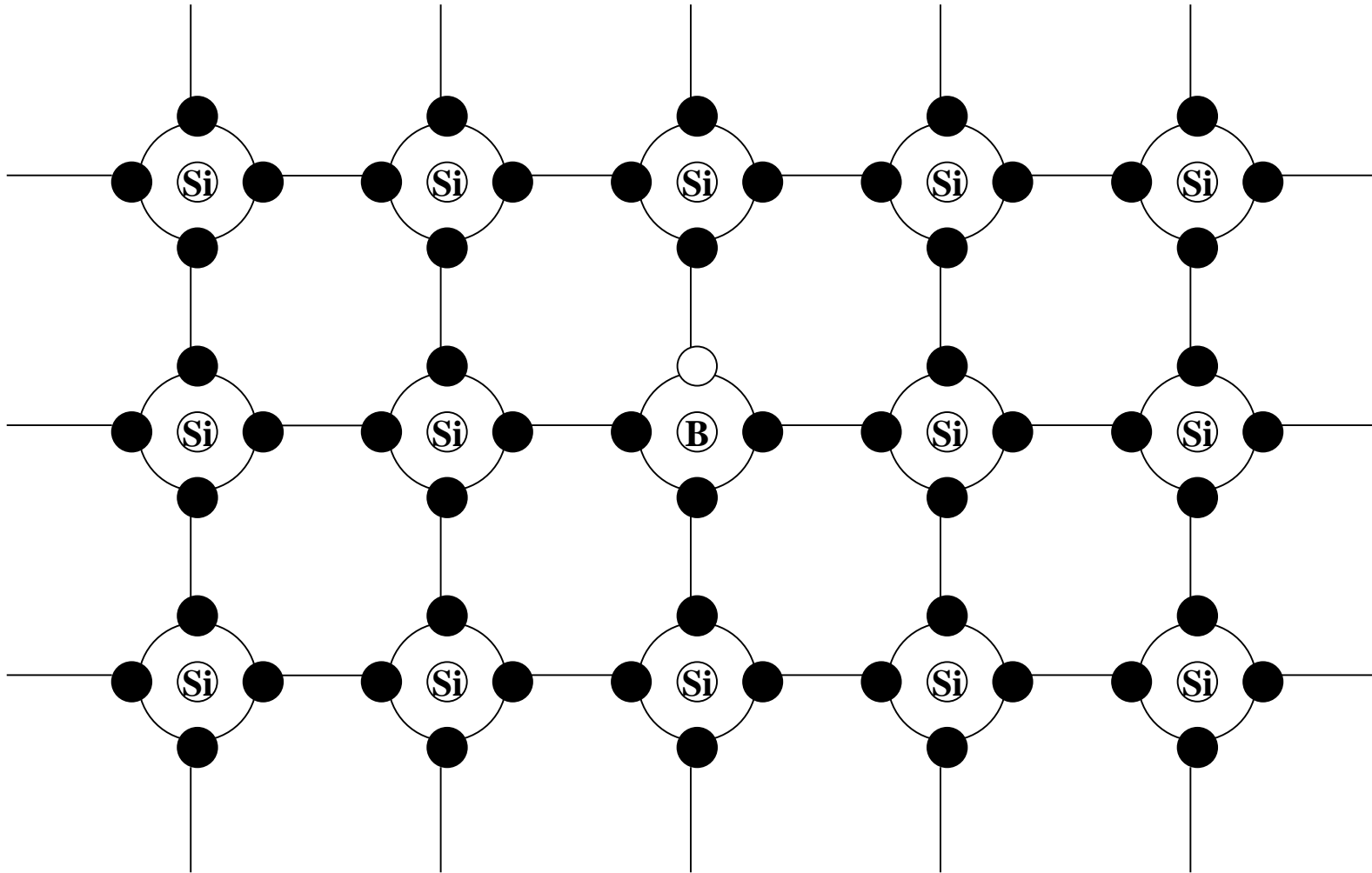
# Kristallstruktur von n-dotiertem Silizium



Dieses freie Elektron kann jetzt zur Leitung von elektrischem Strom benutzt werden. Durch **Dotierung von Silizium mit Phosphor** erzeugt man somit aus dem zunächst schlecht leitenden Silizium einen Leiter. Aus diesem Grund bezeichnet man Silizium als **Halbleiter**. Die Dotierung mit Phosphor generiert freie Elektronen im Silizium. Da diese negativ geladen sind, spricht man von einer **n-Dotierung**, gelegentlich auch von einem **n-Halbleiter**.

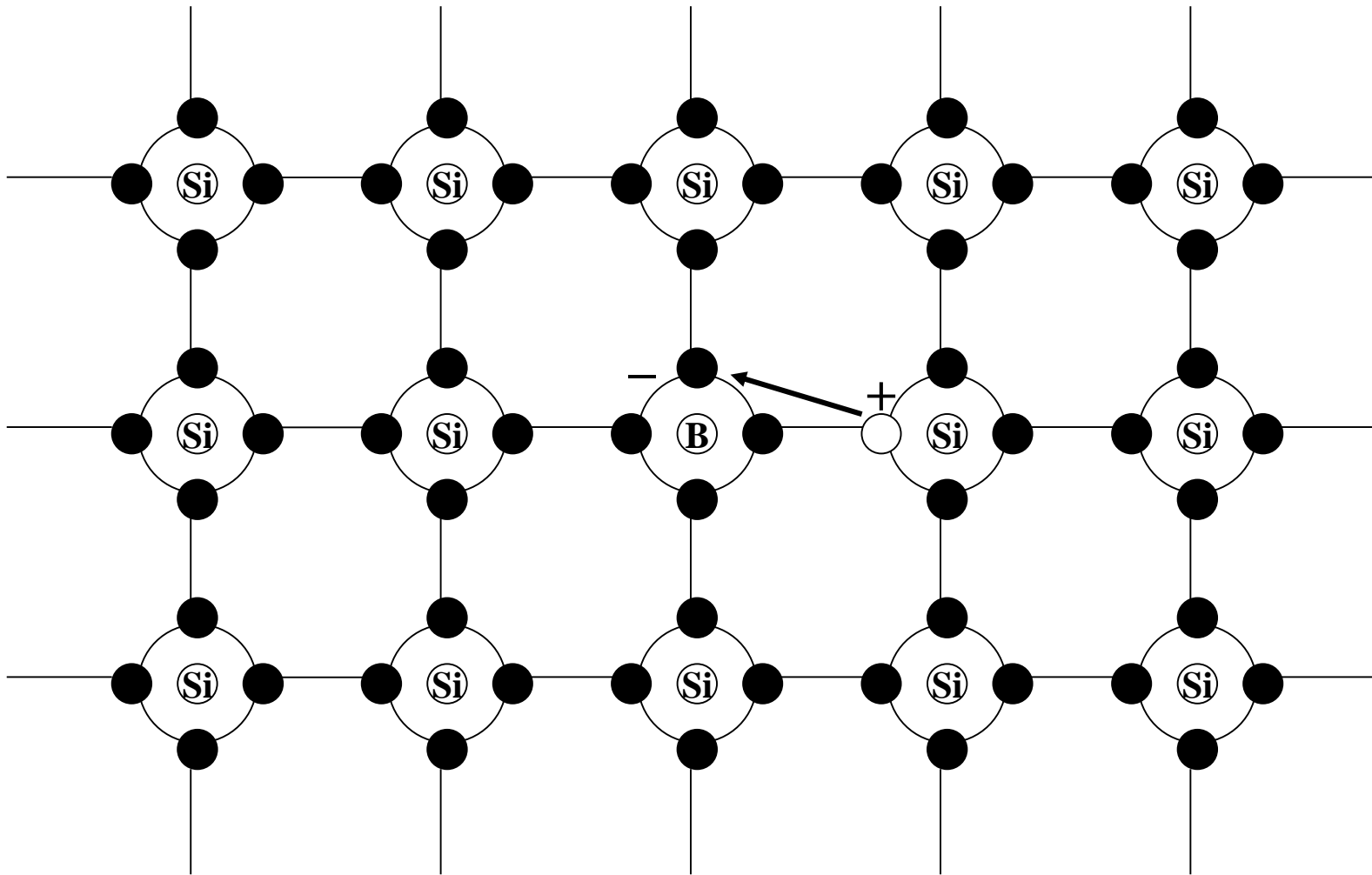
Verwendet man anstelle von Phosphor ein dreiwertiges Element, z.B. Bor, so kommt man zu einer **p-Dotierung**. Ein entsprechendes Kristallgitter ist auf der folgenden Folie zu sehen. Es gibt allerdings einen qualitativen Unterschied. Im p-dotierten Material fehlen Elektronen im Kristallgitter. Das fehlende Elektron eines Atoms kann durch ein Elektron eines Nachbaratoms ersetzt werden, wenn dieses aus seiner Paarbindung herausgelöst wird. Es entsteht dort eine **positive Ladung**, ein **Loch** oder **Defektelektron**. Das Fremdatom (Bor), das jetzt ein Elektron aufgenommen hat, wird negativ geladen, bleibt aber ortsfest.

# Kristallstruktur von p-dotiertem Silizium





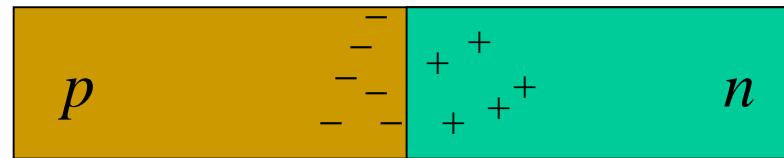
# Mobilität von positiven Ladungen in p-dotiertem Silizium



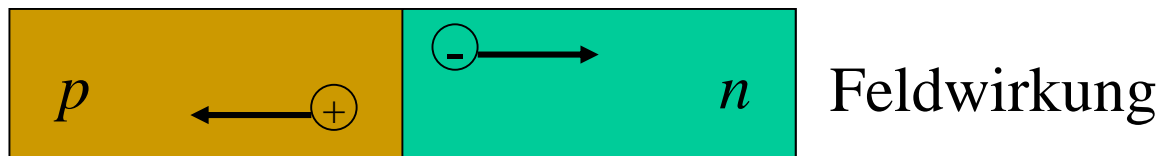
Durch diesen Vorgang des Ersetzens eines fehlenden Elektrons durch ein Nachbaralektron **wandert das Loch** nun im Kristallgitter. Es kann also ebenfalls genutzt werden, um elektrischen Strom zu transportieren. Allerdings ist die Beweglichkeit der Löcher im p-dotierten Halbleiter nicht so groß wie die Beweglichkeit der freien Elektronen im n-dotierten Halbleiter, weil die Elektronen im p-dotierten Material ja zuerst aus ihrer bestehenden Bindung herausgelöst werden müssen. Als Daumenregel kann man sich merken, dass n-dotiertes Silizium etwa eine dreimal so hohe Leitfähigkeit hat wie p-dotiertes.

Wenn man nun eine p-Dotierung direkt an eine n-Dotierung angrenzen lässt, entsteht ein **pn-Übergang**. Wegen der freien Elektronen in der n-Zone und der (frei beweglichen) Löcher in der p-Zone entsteht an der Grenze eine spezielle Reaktion: Freie Elektronen diffundieren in die p-Zone und Löcher in die n-Zone, wo sie rekombinieren. Dadurch verringert sich die Zahl der freien Ladungsträger in der Grenzschicht. Die ladungsträgerfreie Grenzschicht wird zu einer hochohmigen sogenannten Sperrschicht.

Durch die Diffusion der Elektronen in die Sperrschicht bleiben aber ortsfeste, positive Ionen (**sogenannte Raumladungen**) zurück, und durch Rekombination der Löcher mit den Elektronen entstehen in der p-Zone ortsfeste negative Ionen.

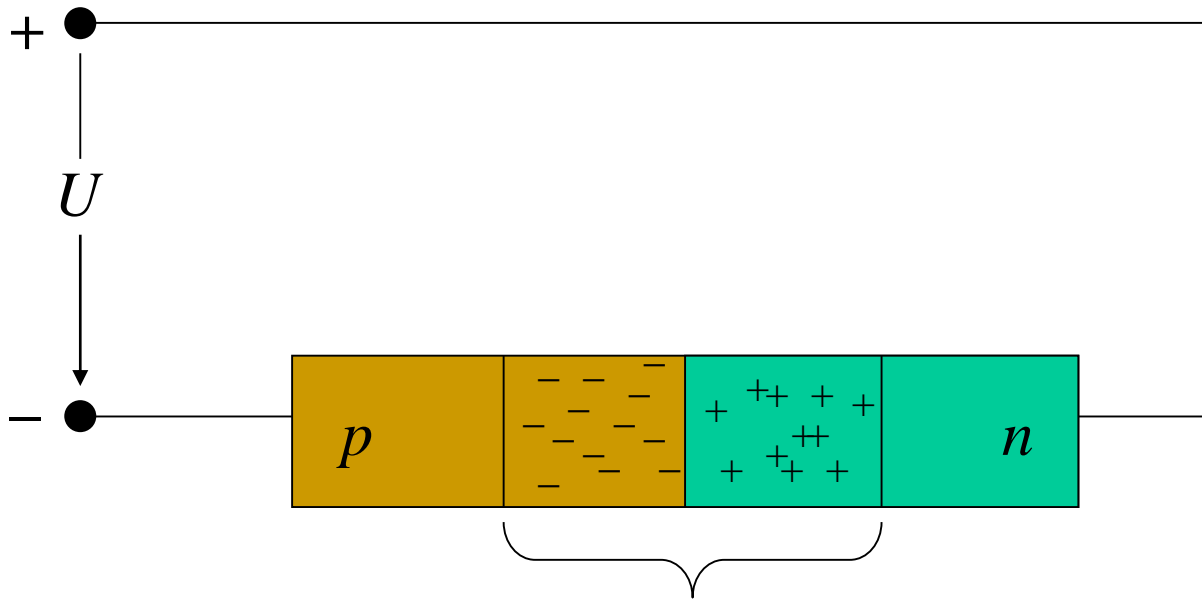


Zwischen der positiven Raumladung und der negativen Raumladung entsteht ein elektrisches Feld. Auf freie Ladungsträger innerhalb der Raumladungszone wirkt die Diffusion und in entgegengesetzter Richtung die elektrische Feldkraft.

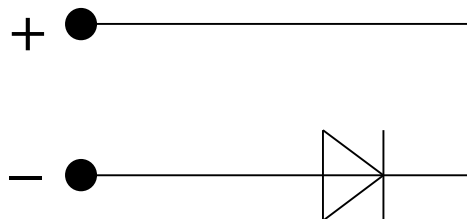


Es stellt sich ein dynamisches Gleichgewicht am pn-Übergang ein, wenn die Feldwirkung und die Diffusionswirkung gleich groß ist. Dann besteht zwischen der positiven Raumladung in der n-Zone und der negativen Raumladung in der p-Zone eine feste Spannung, die Diffusionsspannung  $U_D$ . Diese beträgt bei Silizium etwa 0,75 V.

Wenn man an eine Diode eine Gleichspannung anlegt, wird sie – je nach Polung der Gleichspannung – **leitend oder sperrend**. Wenn der Minuspol der Spannungsquelle an die p-Zone und der Pluspol an die n-Zone der Diode gelegt wird, steigt die Spannung in der Raumladungszone auf  $U_D+U$ . Die Feldstärke wird größer und die ladungsträgerfreie Raumladungszone wird breiter. Sie wird zu einer hochohmigen Sperrschicht; man sagt, die Diode ist in Sperrichtung gepolt.

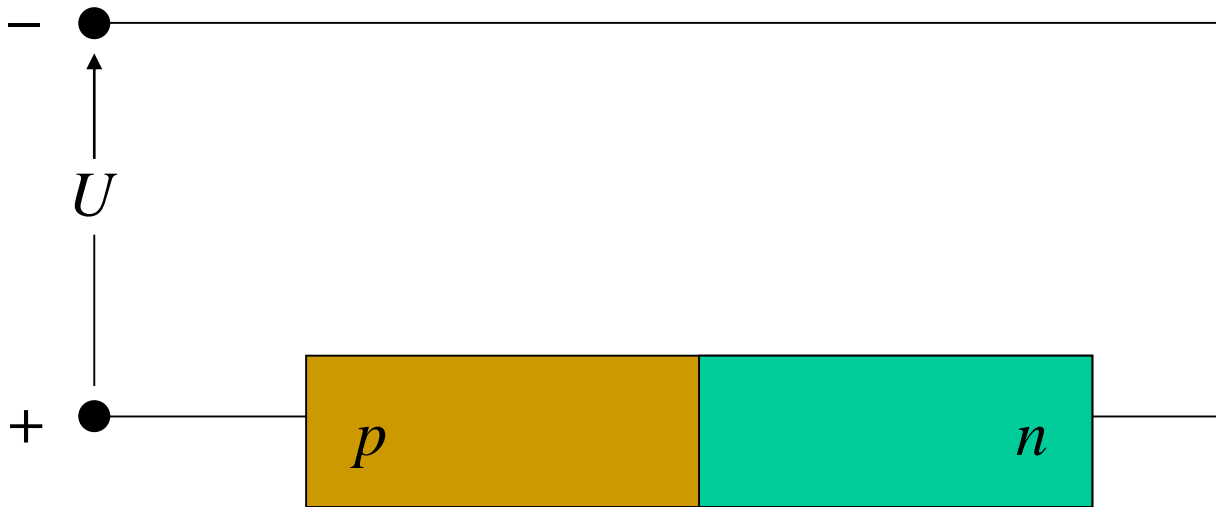


Raumladungszone ohne  
freie Elektronen oder Löcher

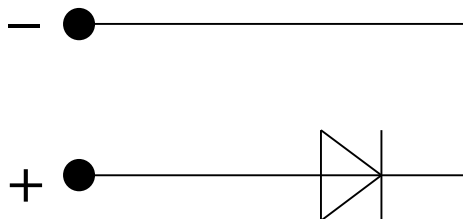


Wenn umgekehrt der Minuspol der Spannungsquelle an die n-Zone und der Pluspol an die p-Zone der Diode gelegt wird, sinkt die Spannung in der Raumladungszone auf  $U_D - U$ . Die ladungsträgerfreie Raumladungszone wird schmaler und verschwindet ganz, wenn  $U > U_D$  ist. (Der Wert von U, für den das gilt, wird auch **Schwellspannung** genannt). Dadurch ist die Diode leitend, weil jetzt auf dem ganzen Weg von + nach – genügend freie Ladungsträger sind.

Durch Kombination von zwei pn-Übergängen kann man Bipolartransistoren aufbauen. Da diese aber in der digitalen Schaltungstechnik gegenwärtig keine große Bedeutung mehr haben, werden sie hier nicht behandelt. Stattdessen konzentrieren wir uns auf Schaltelemente, die heute und sicher auch noch in Zukunft die bedeutenste Rolle im Aufbau von Digitalschaltungen haben, die MOS-Transistoren.



Keine Raumladungszone, freie  
Elektronen und Löcher vorhanden



## 2.6 MOS-Transistoren

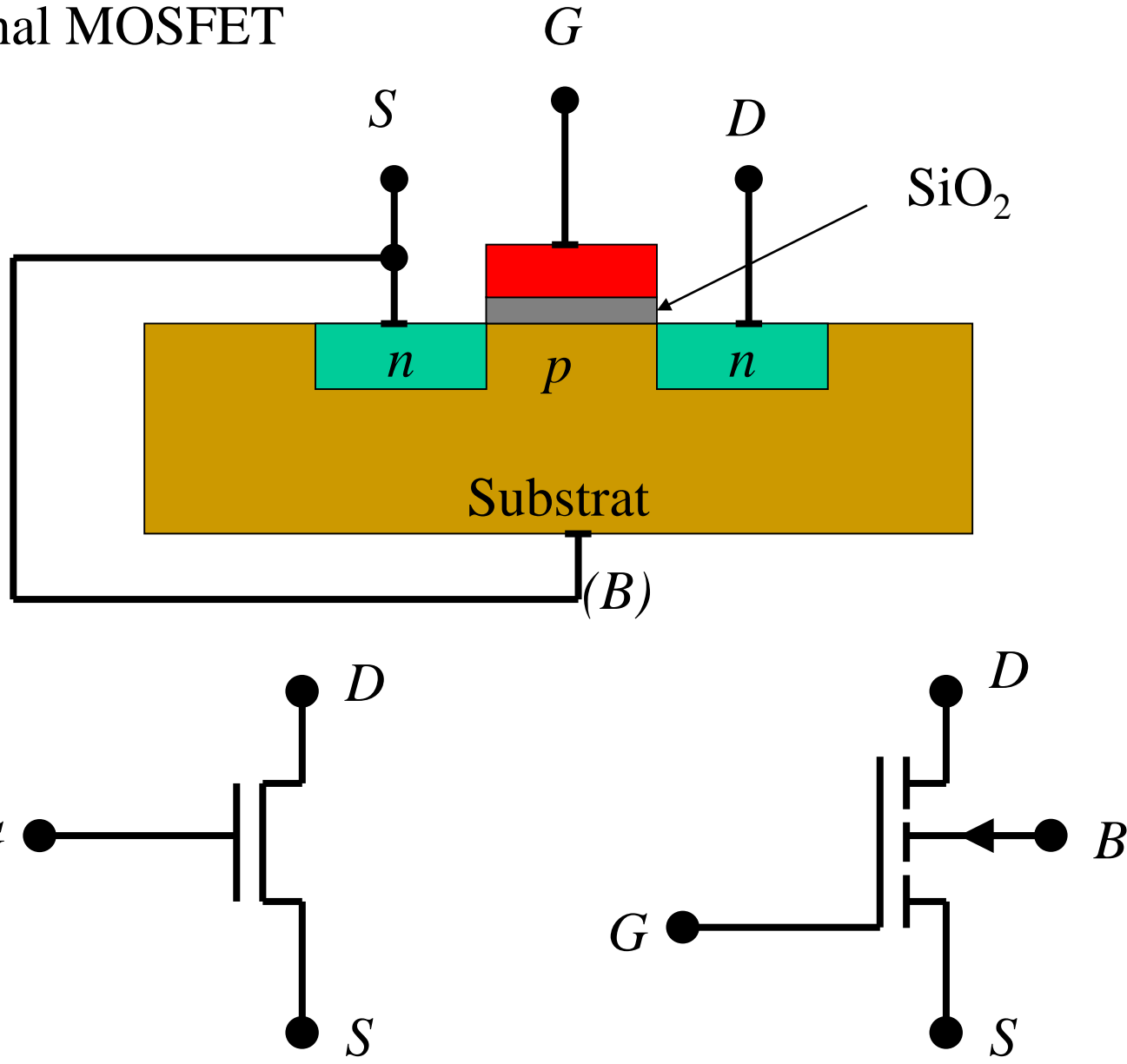
Die Abkürzung **MOSFET** steht für **Metal-Oxide-Semiconductor Field Effect Transistor**. Metal-Oxide-Semiconductor bezeichnet die Schichtenfolge, durch die er ursprünglich aufgebaut wurde (heute nimmt man anstelle von Metall in der Regel polykristallines Silizium). Field Effect Transistor bedeutet: Der Transistor-Effekt wird erzielt durch Erzeugen eines elektrischen Feldes durch Anlegen einer Spannung an die Steuerelektrode.

Die drei Anschlüsse eines FETs werden mit **D (Drain)**, **S (Source)** und **G (Gate)** bezeichnet. Das Gate ist die **Steuerelektrode**, auf die man eine Spannung legt, um dadurch eine Verbindung zwischen Drain und Source zu schalten.

Man unterscheidet MOSFETs nach der Art der Dotierung des Halbleitermaterials, in dem (bei geeigneter Beschaltung) der leitende Kanal zwischen Drain und Source entsteht. Wir beginnen mit dem **selbstsperrenden n-Kanal MOSFET, (enhancement mode n-channel MOSFET)** dessen Aufbau auf der folgenden Folie zu sehen ist.



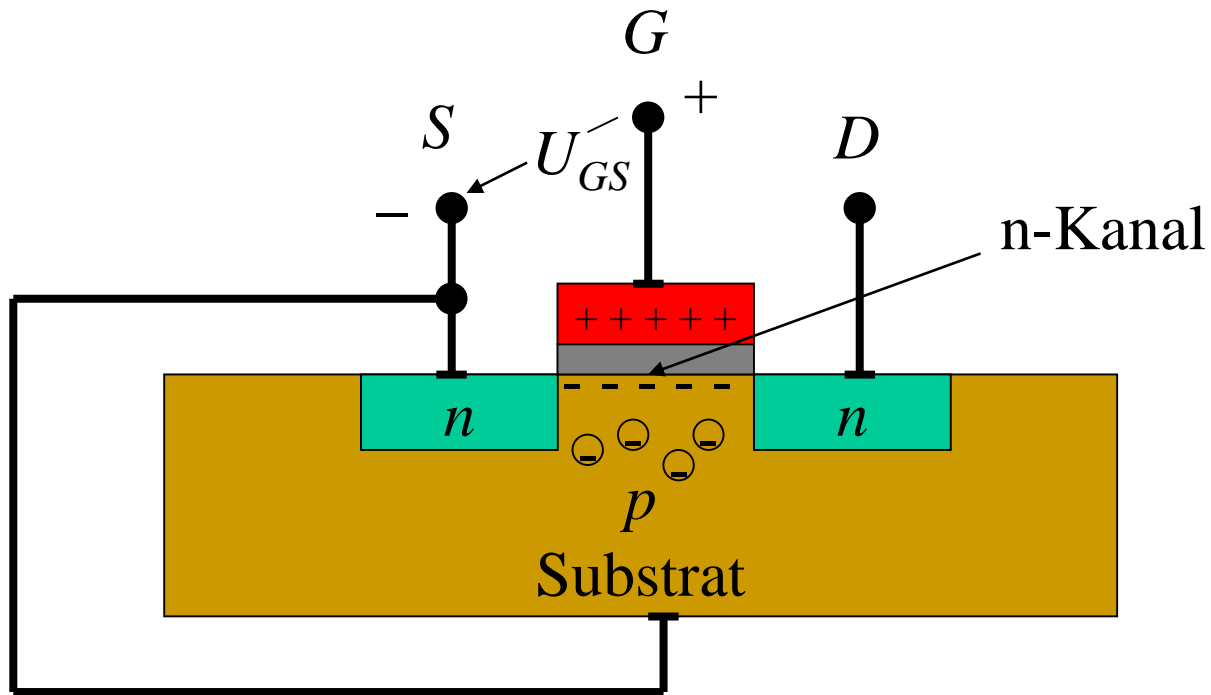
# n-Kanal MOSFET



In den als **Substrat** bezeichneten p-Halbleiter sind zwei hochdotierte n-Zonen als Source und Drain eindiffundiert. Sie sind mit dem Source- bzw. Drainanschluss verbunden. Auf das Substrat ist zwischen diesen beiden Zonen eine Isolierschicht aus Siliziumdioxid aufgebracht. Darüber befindet sich das Gate, das somit isoliert ist gegenüber Source, Drain und Substrat. Da die Oxydschicht allerdings sehr dünn ist, bildet das Gate mit dem Substrat einen Kondensator. Die Zonenfolge Source-Substrat-Drain ist eine npn-Anordnung. Weil aber der Abstand zwischen den beiden n-Zonen zu groß ist, bildet sich kein bipolarer Transistor.

Wird nun an das Gate eine gegenüber dem Substrat positive Spannung angelegt, so werden die Löcher als bewegliche Ladungsträger vom Gate weg in das Substrat abgestoßen. Es entsteht an der Randschicht zum Oxyd hin eine negative Raumladungszone. Wenn das dadurch gebildete elektrische Feld so groß ist, dass die freien Elektronen nicht mehr in das Substrat hinein diffundieren, so bildet sich am Rand der Raumladungszone eine leitende Schicht aus freien Ladungsträgern (Elektronen). Diese wird **n-Kanal** genannt.

# Leitender Kanal bei positiver Gate-Substrat-Spannung



Die Spannung, ab der sich ein leitender Kanal bildet wird **Schwellspannung** (Threshold)  $U_{th}$  genannt (im englischen  $V_{th}$ ).

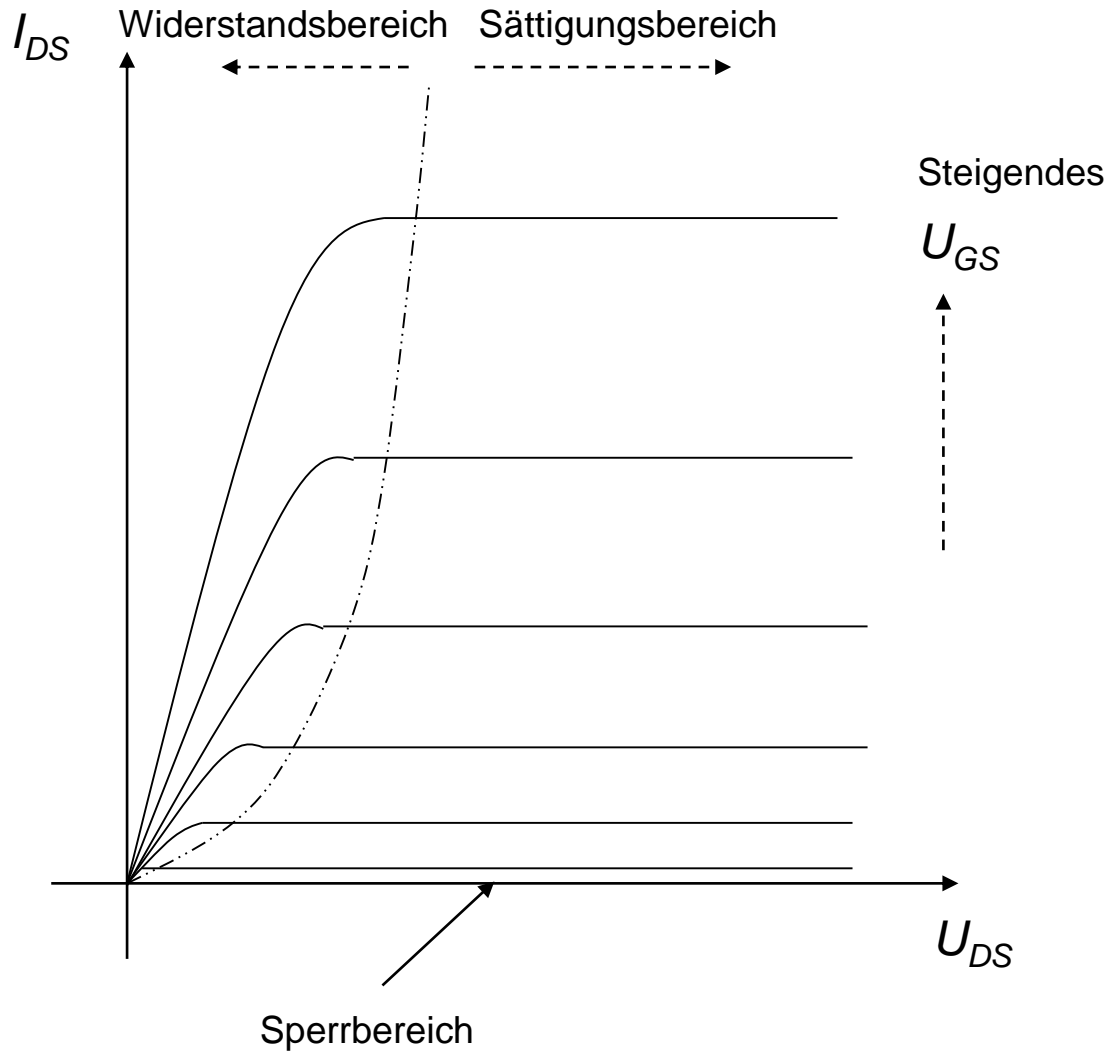
Hat sich ein solcher leitender Kanal gebildet, dann kann ein Drainstrom fließen (von Drain nach Source), wenn  $U_{DS} > 0V$  ist. Die Abhängigkeit des Drainstroms  $I_D$  von  $U_{DS}$  und  $U_{GS}$  wird als **Kennlinienfeld** dargestellt (nächste Folie).

Der Substratanschluss wird mit dem Sourceanschluss verbunden und auf das Spannungspotential 0V gelegt. Dies wird als Bezugspotenzial (Bulk, B) genutzt (das im alten deutschen Schaltzeichen auch explizit eingetragen wird).

Im Sperrbereich ist  $U_{DS} > 0V$  und  $U_{GS} < U_{th}$ . Es kann sich kein leitender Kanal aufbauen. Da der Drain-Substrat-Übergang eine in Sperrichtung beschaltete Diode darstellt, fließt kein Strom  $I_D$ .

Im Arbeitsbereich  $U_{GS} > U_{th}$  bildet sich ein leitender n-Kanal. Durch diesen fließen die Elektronen aus der n-Zone als Drainstrom aufgrund der Spannung zwischen Drain und Source.

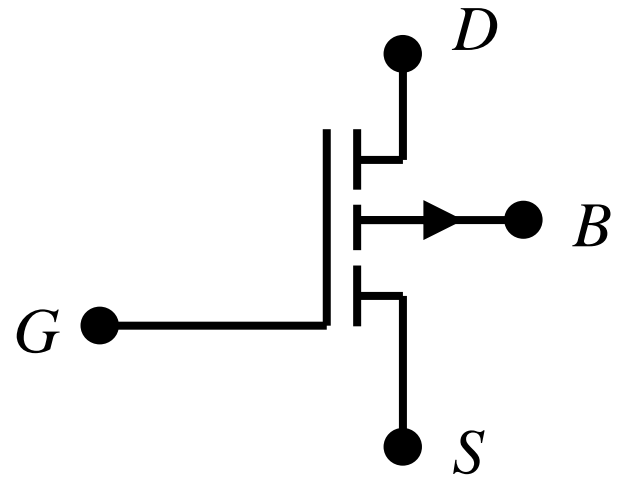
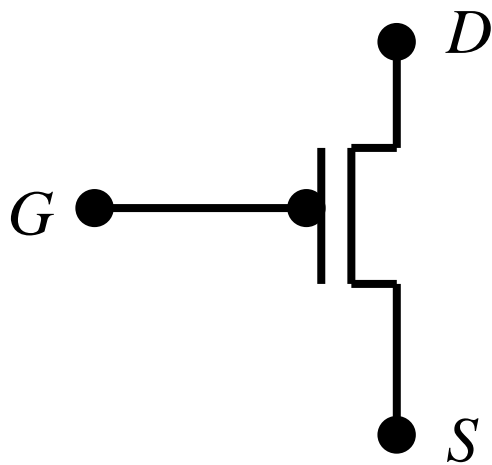
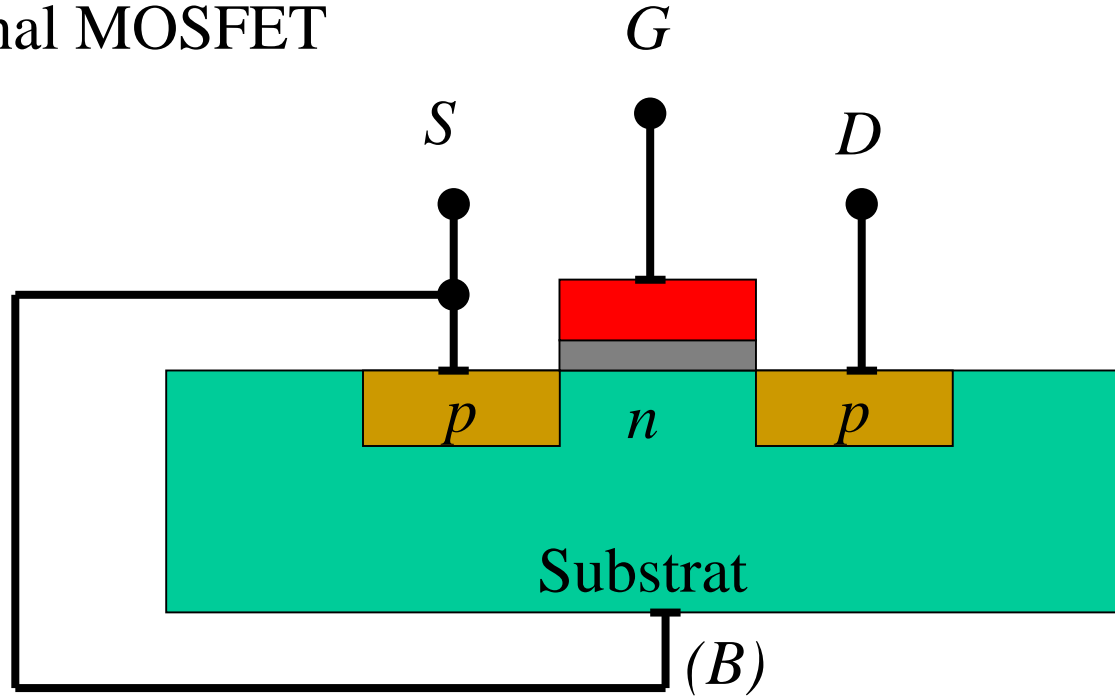
# Kennlinienfeld eines n-Kanal Transistors



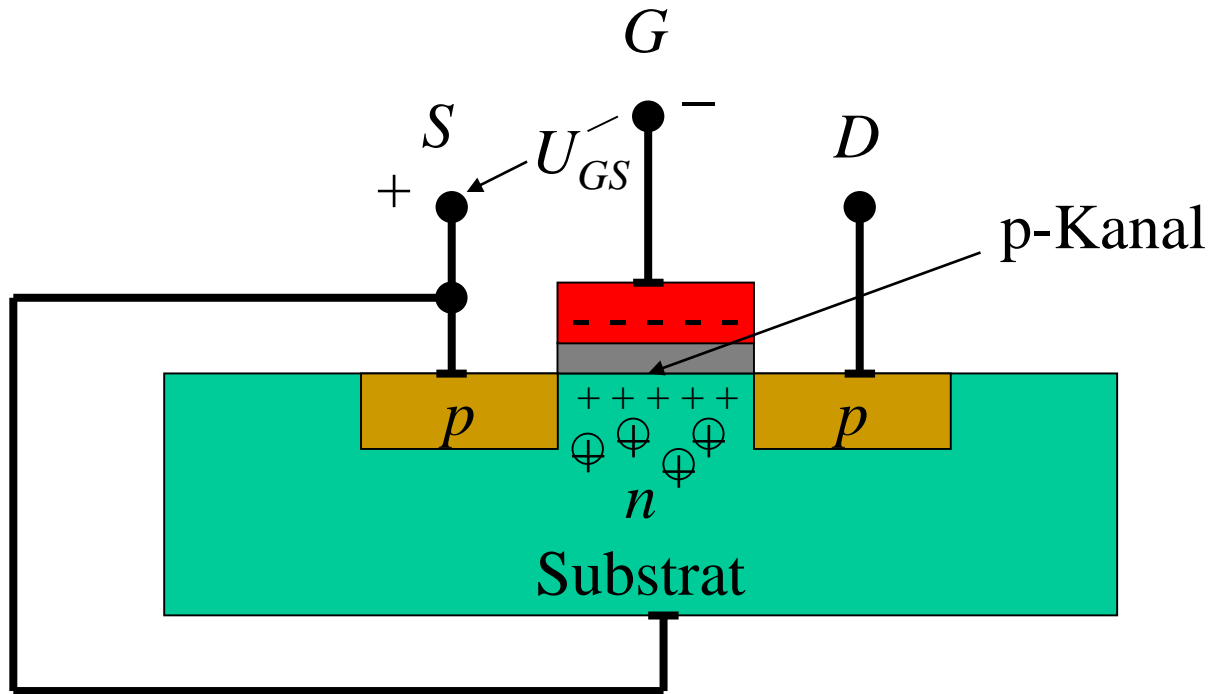
Solange  $U_{DS} < U_{GS} - U_{th}$  ist, steigt der Drainstrom  $I_D$  etwa proportional zur Drainspannung  $U_{DS}$ . Dies ist der **lineare Bereich der Kennlinie (oder Widerstandsbereich)**. Wird aber  $U_{DS} > U_{GS} - U_{th}$ , so wird die Raumladungszone am Drain-Substrat-Übergang größer (weil er eine Diode in Sperrichtung darstellt) und der leitende Kanal wird „abgeschnürt“. Der Drainstrom  $I_D$  geht in den so genannten **Sättigungsbereich** (und steigt nicht nennenswert weiter, auch wenn  $U_{DS}$  wächst). Trotz der Abschnürung fließt aber weiterhin ein Strom, da der Kanal bis zu einem bestimmten Abstand von der Drain besteht, und die Elektronen von dort aus durch das elektrische Feld der Drain-Source-Spannung zur Drain hingezogen werden.

Der p-Kanal MOSFET arbeitet analog. Hier wird allerdings das Gate negativ gegenüber Source und Substrat angesteuert. Dadurch wird am Rand der Isolationsschicht ein leitender **p-Kanal** aus Löchern gebildet, über den der Drainstrom fließen kann.

# p-Kanal MOSFET

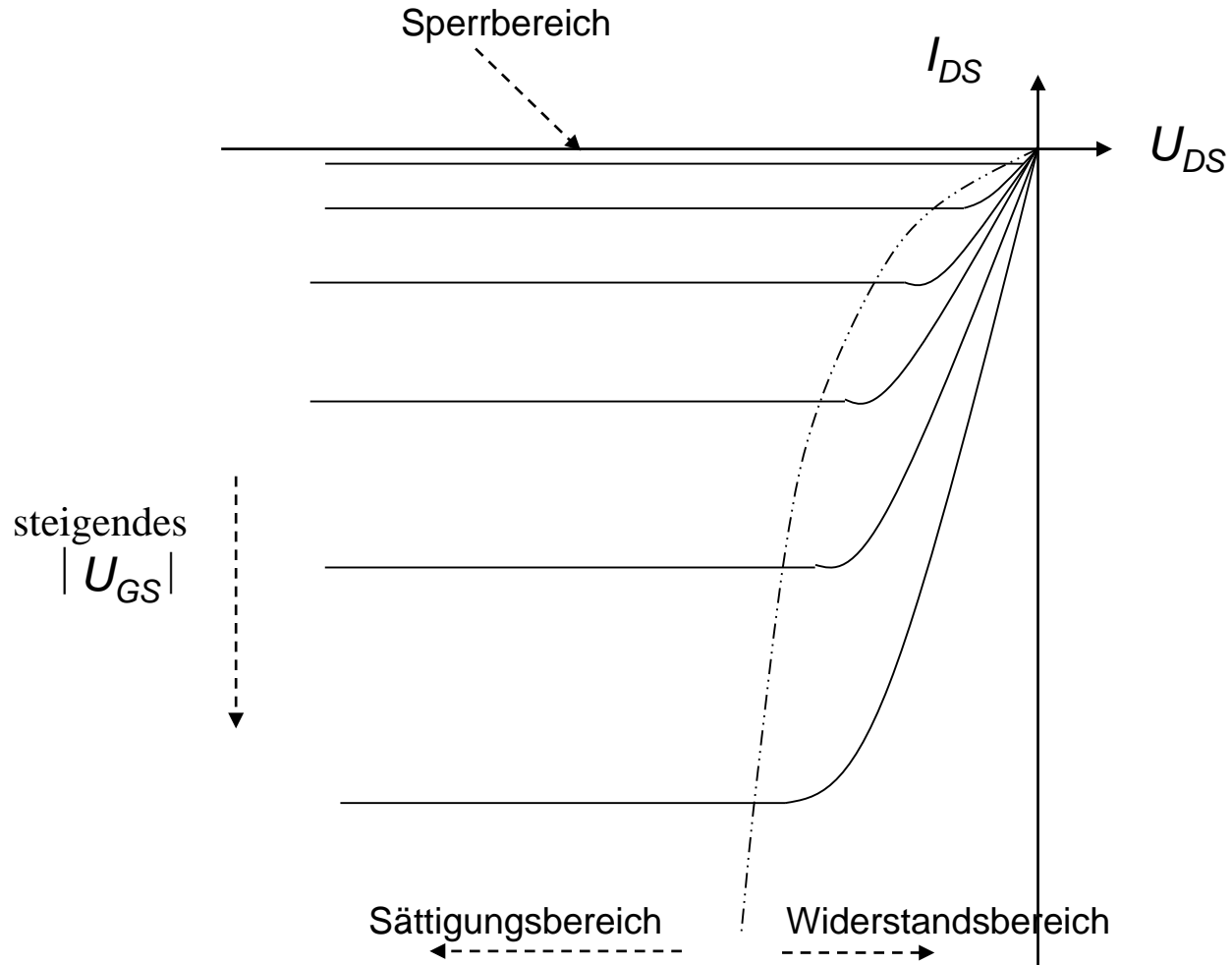


# Leitender Kanal bei negativer Gate-Substrat-Spannung





# Kennlinienfeld eines p-Kanal Transistors



## 2.7 Aufbau einfacher Gatter aus Transistoren

MOSFETs können als Schalter benutzt werden. Ein n-Kanal Transistor zum Beispiel verbindet Drain und Source, wenn an seinem Gate eine ausreichend hohe Spannung anliegt ( $U_{GS} > U_{th}$ ). Wenn die Eingangsspannung niedrig ist, sind Drain und Source getrennt ( $U_{GS} < U_{th}$ ). Der p-Kanal Transistor verbindet, wenn seine Eingangsspannung hinreichend klein (negativ) ist im Vergleich zur Source ( $U_{GS} < V_{dd} - U_{th}$ ), und trennt, wenn sie nicht klein genug ist ( $U_{GS} > V_{dd} - U_{th}$ ).

Durch Kombination dieser beiden Typen von Transistoren können wir jetzt logische Schaltungen aufbauen. Die einfachste solche Schaltung ist ein **Inverter**. Der Inverter hat einen Eingang und einen Ausgang. Die Spannungen am Ein- und Ausgang identifizieren wir mit logischen Werten, z.B. die volle Versorgungsspannung  $V_{dd}$  mit logisch 1 (oder wahr oder TRUE) und das Massepotenzial GND (0V) mit logisch 0 (oder falsch oder FALSE).

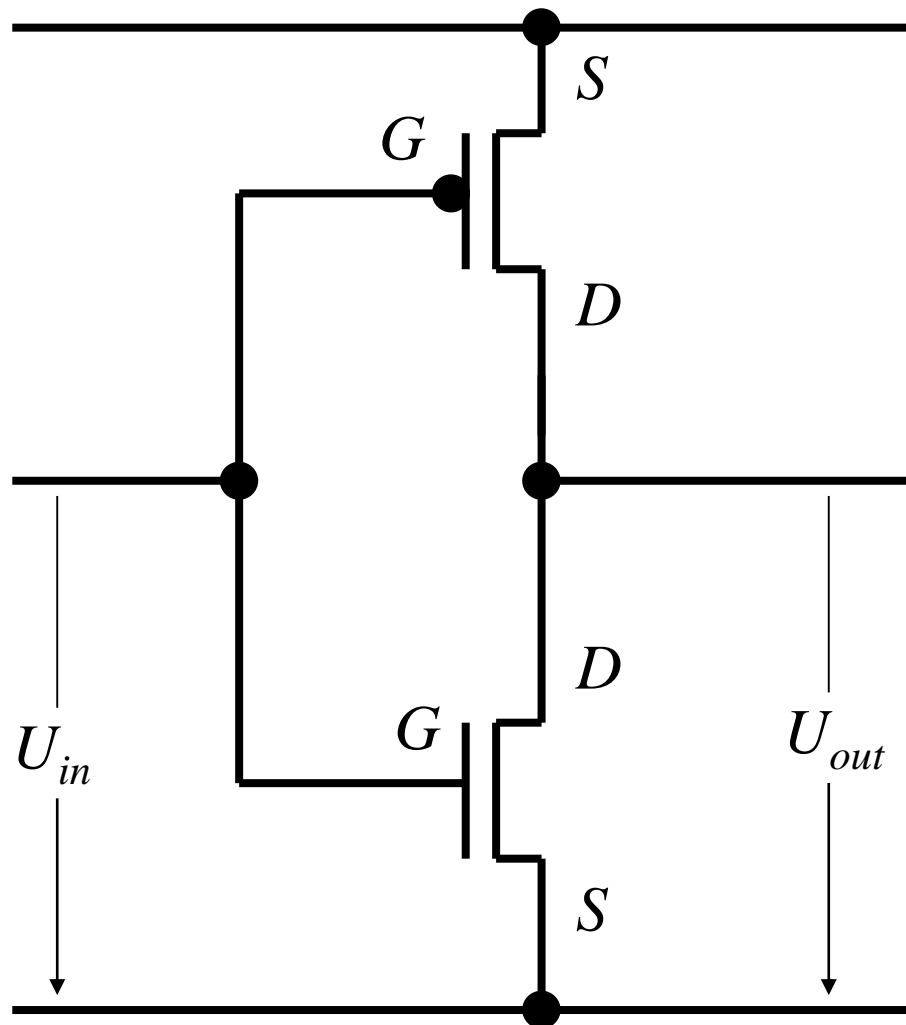
Der Inverter hat dann folgendes Verhalten. Ist sein Eingang auf 1, so soll sein Ausgang auf 0 sein. Ist der Eingang jedoch auf 0, so soll sein Ausgang auf 1 sein. Das entspricht folgender Funktionstabelle seiner Funktion:

In	out
0	1
1	0

In Spannungen geschrieben sieht diese Tabelle so aus (dabei wird von einer Versorgungsspannung von 2,5 V ausgegangen, die bei heutigen integrierten Schaltkreisen üblich ist:

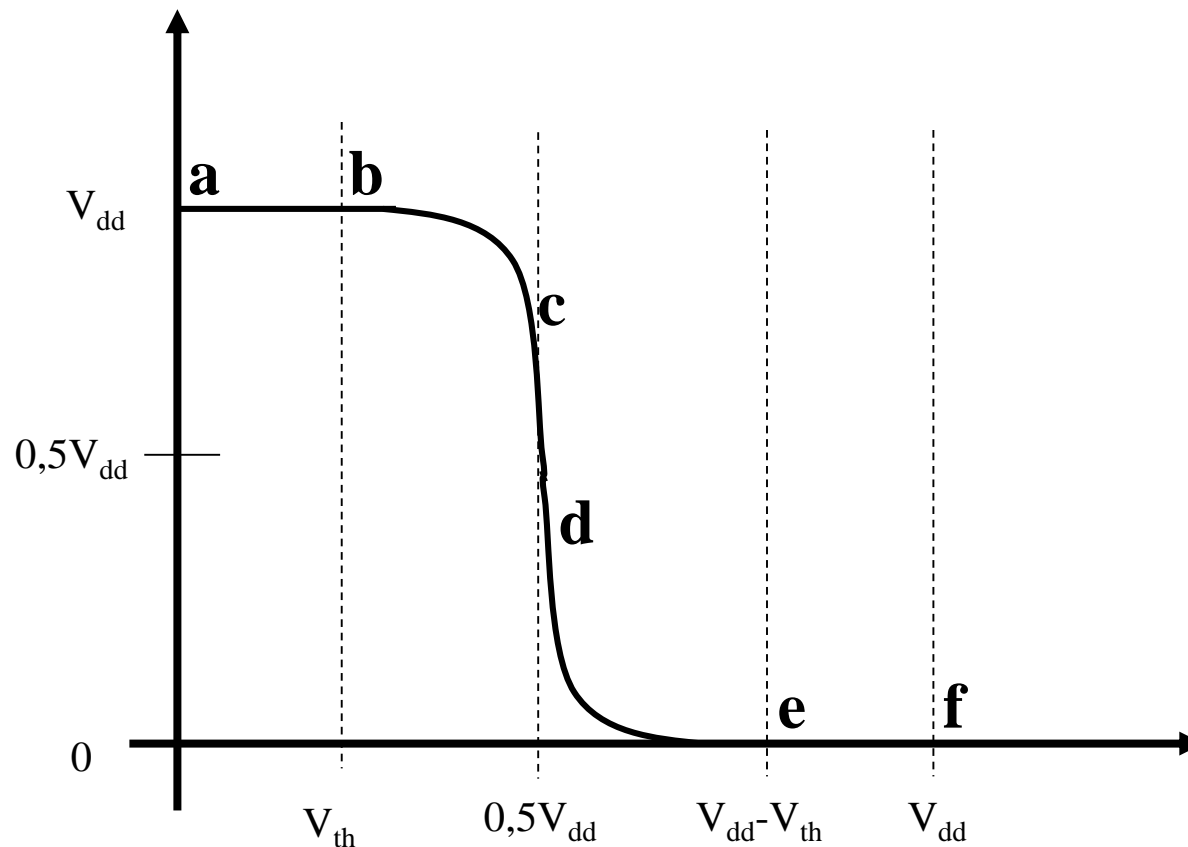
$U_{in}$	$U_{out}$
0V	2,5V
2,5V	0V

# Inverter



# CMOS-Inverter

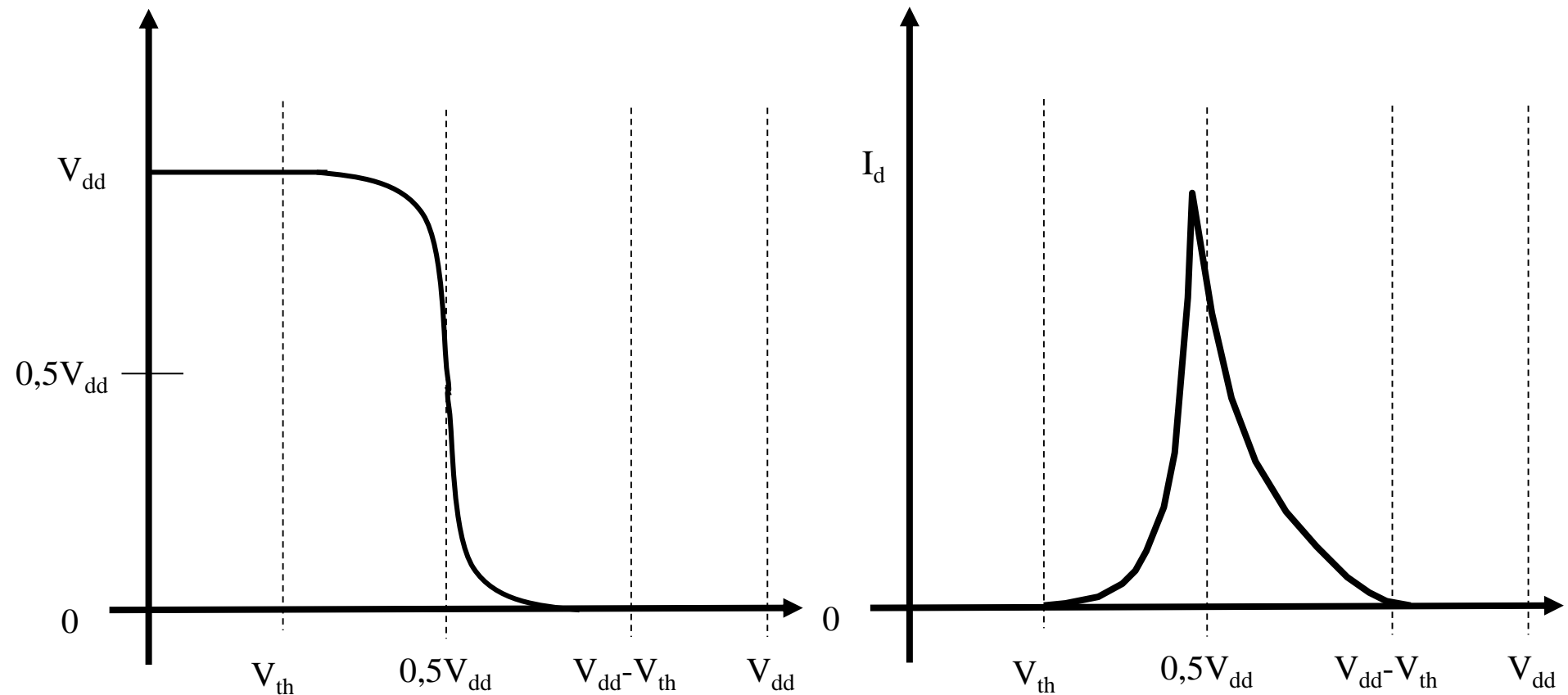
Ausgabespannung in Abhängigkeit der Eingabespannung



Wir verfolgen die Spannungskurve von links nach rechts. Von a bis b ist der untere Transistor in seinem Sperrbereich, der obere Transistor ist im Widerstandsbereich. Von b bis c geht der untere Transistor in Sättigung, der obere ist weiterhin in seinem Widerstandsbereich. Der Widerstand des unteren Transistors ist wesentlich größer als der des oberen. Von c nach d sind beide Transistoren im Sättigungsbereich (hier ist der Strom am größten). Von d nach e geht nun der untere Transistor in seinen Widerstandsbereich und der obere ist weiterhin in Sättigung. Jetzt bildet der untere Transistor nur noch einen kleinen Widerstand gegenüber dem oberen. Ab dem Punkt e sperrt der obere Transistor. Es kann kein Strom mehr fließen.

# CMOS-Inverter

## Stromaufnahme in Abhängigkeit der Eingabespannung



Wichtig:

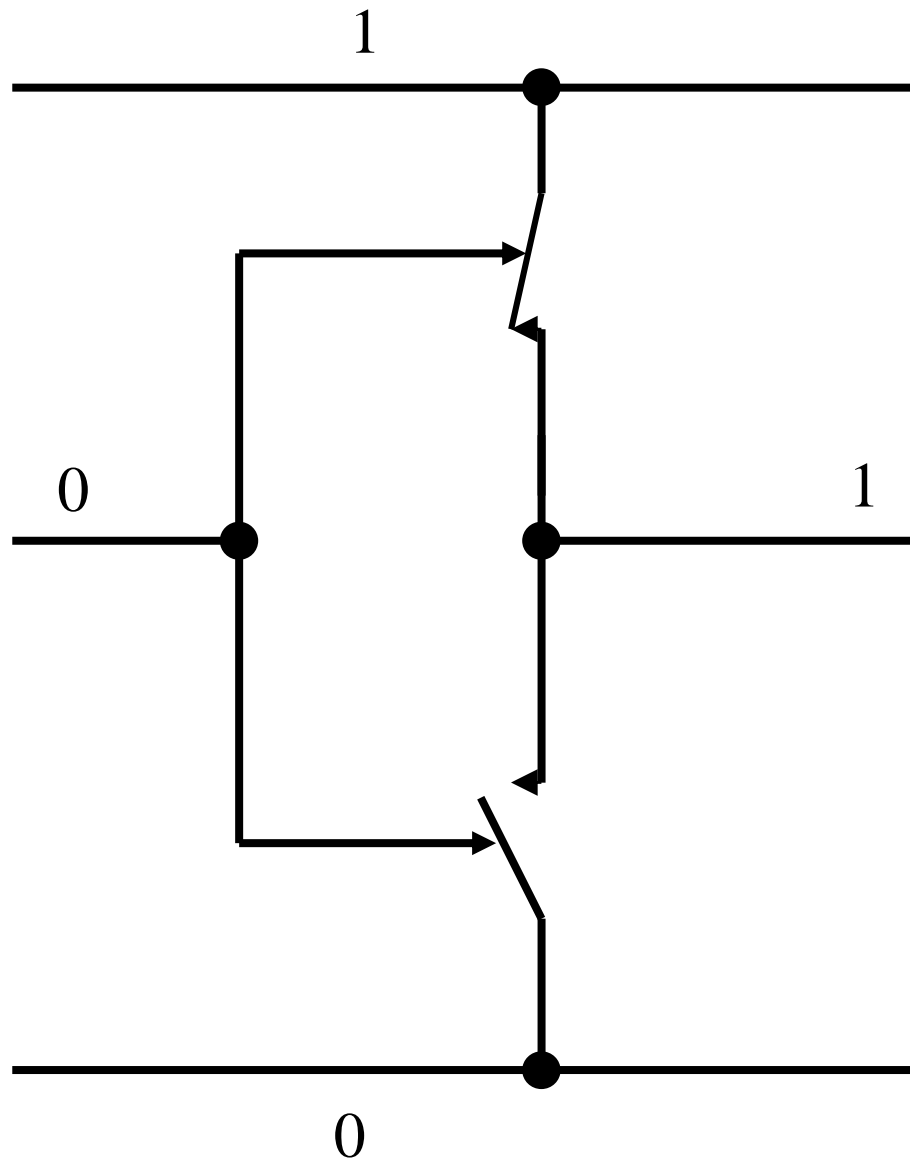
Im **statischen** Zustand wird von einer CMOS-Schaltung mit Pegeln  $V_e < V_{th}$  oder  $V_e > V_{dd} - V_{th}$  nur eine **verschwindend geringe Verlustleistung** verbraucht.



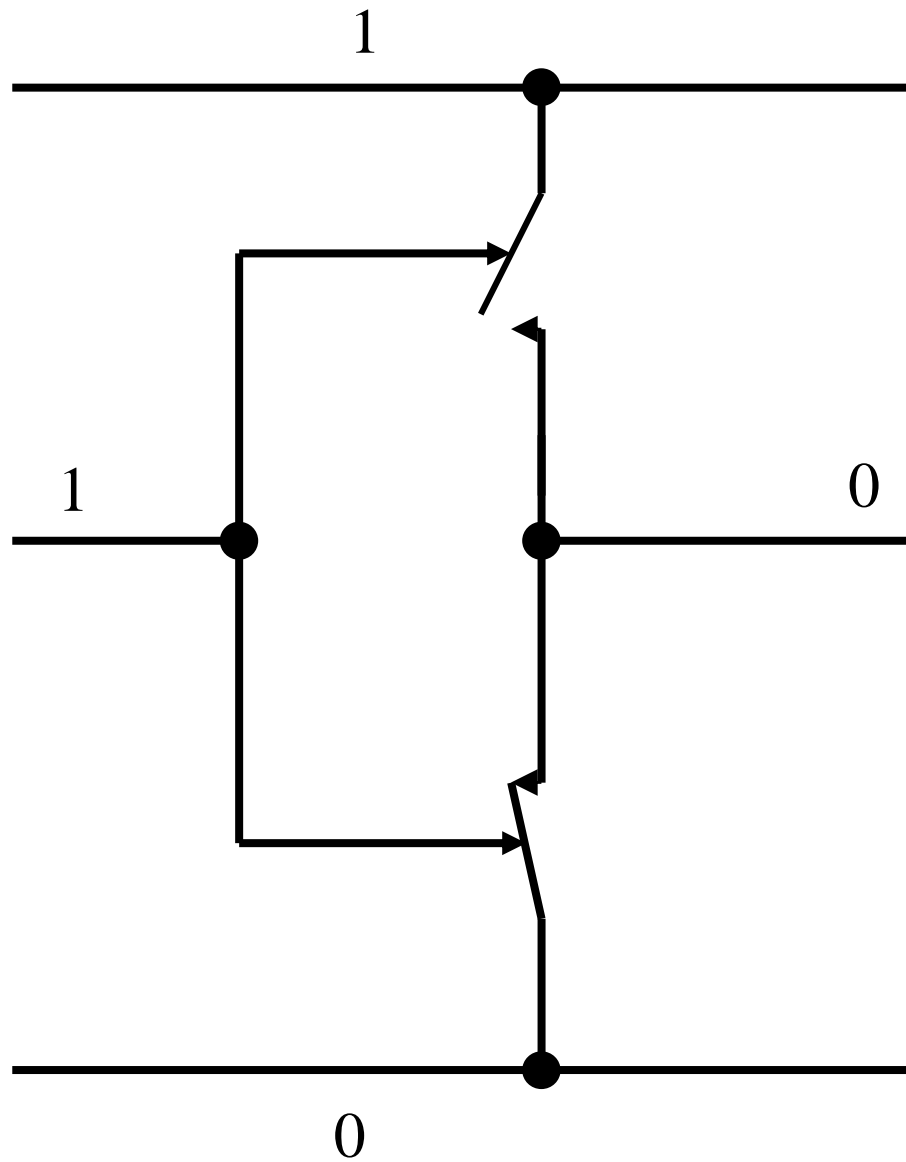
## Dynamische CMOS-Verlustleistung

Die Verlustleistung einer CMOS-Schaltung ist bei konstanter Anstiegs- und Abfallzeit der Signale **proportional zur Frequenz der Schaltvorgänge**.

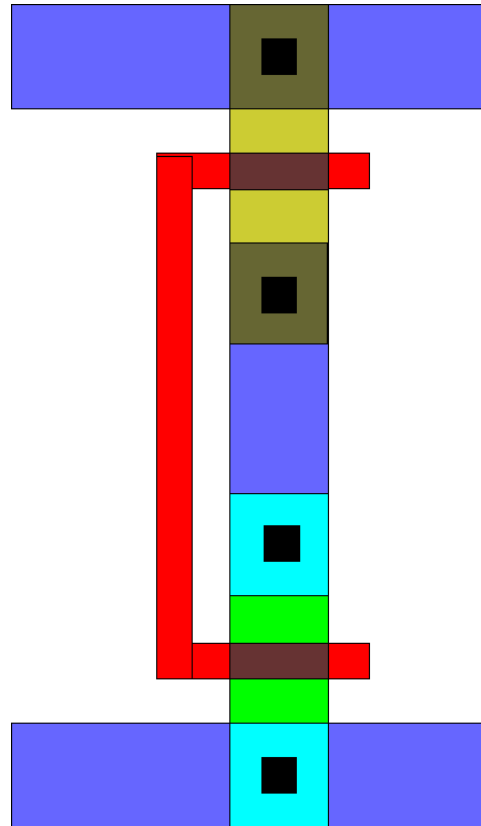
# Inverter



# Inverter



# Ansicht eines Inverters auf dem Chip von oben



Ein Effekt muss hier erwähnt werden. Wenn man n-MOS-Transistoren im Sättigungsbereich betreibt, besteht nur ein Kanal, wenn die Spannung zwischen Gate und Source größer als die Schwellspannung ist ( $U_{GS} > U_{th}$ ). Das bedeutet, wenn die volle Versorgungsspannung an der Drain und am Gate anliegt, und die Source offen ist, kann sich an der Source kein Potenzial einstellen, das höher ist als  $U_{GS} - U_{th}$ . Das bedeutet, ein n-Transistor ist zwar gut geeignet, um das GND-Potenzial weiterzuleiten, bei der Weiterleitung der vollen Versorgungsspannung aber wird diese um eine Schwellspannung vermindert.

In der Begrifflichkeit der logischen Werte bedeutet das, eine 0 kann von einem n-Transistor gut weitergegeben werden, eine 1 aber nicht. Am Ausgang würde eine „schlechte“ 1 entstehen, also eine Spannung, die um eine Schwellspannung niedriger ist als die Eingangsspannung.

Ein entsprechender Effekt entsteht am p-Transistor. Dieser ist geeignet für die Weiterleitung einer 1, d.h. an seinem Ausgang liegt eine „gute“ 1 an, aber bei einer 0 am Eingang, wird sich am Ausgang ein Potenzial einstellen, das der dem GND-Potenzial plus der Schwellspannung entspricht.

Wir merken uns: **Wir wollen n-Transistoren benutzen, um den logischen Wert 0 am Ausgang unserer Schaltungen zu erzeugen und p-Transistoren, um den logischen Wert 1 am Ausgang unserer Schaltungen zu erzeugen.**

Wenn wir unseren Inverter auf diese Eigenschaft überprüfen, stellen wir fest, dass er sie erfüllt: Bei Eingabe einer 1 öffnet der n-Transistor und wird im Widerstandsbereich betrieben, d.h. am Ausgang entsteht eine gute 0. Der p-Transistor sperrt, da keine negative Gate-Spannung gegenüber dem Substrat vorliegt.

Bei Eingabe einer 0 öffnet der p-Transistor und wird im Widerstandsbereich betrieben, d.h. am Ausgang entsteht eine gute 1. Der n-Transistor sperrt, da keine positive Gate-Spannung gegenüber dem Substrat vorliegt.