



Algorithmenentwurf für massiv parallele Hardware

Aufgaben zur Vorbereitung – Teil I

Bearbeitungszeit: bis Di. 24.04.2012

Aufgabe 1

Sie bekommen einen Account für den Zugriff auf den FPGA-basierten Parallelrechner RIVYERA am Lehrstuhl. Der Zugriff kann von extern nur über die Lehrstuhl-Firewall erfolgen, weswegen Sie ebenfalls einen Account für den zentralen Host bekommen.

Das Einloggen ist dann wie folgt möglich (z.B. von einem anderen Linux-basiertem System):

```
user@rechner:~$ ssh user@sunlight.informatik.uni-kiel.de
[...]
user@fpga1:~> ssh user@rivyera
[...]
[user@rivyera ~]$
```

Benutzen Sie die RIVYERA nicht als Entwicklungssystem, sondern besser Ihren eigenen Rechner.

1. Installieren Sie die Xilinx ISE Entwicklungsumgebung (Version 13.4) auf Ihrem PC.

<http://www.xilinx.com/support/download/index.htm>

Für die Generierung einer Lizenz benötige ich von Ihnen folgende Informationen Ihres Systems:

- MAC-Adresse
- Hostname
- Betriebssystem (nur: 32bit/64bit, Windows/Linux)

2. Kopieren Sie die für eine RIVYERA-Applikation nötigen Dateien ebenfalls auf Ihr Entwicklungssystem:

- /opt/sciengines/current/api/*
- /opt/sciengines/current/bin/*
- /opt/sciengines/current/lib/*

Es ist empfehlenswert als Zielort die gleichen Verzeichnisse zu verwenden, oder zumindest einen symbolischen Link für /opt/sciengines einzurichten. Für die Softwareentwicklung (C/C++) empfiehlt sich ein 64bit-Linux, so wie es auch auf der RIVYERA vorhanden ist.

Aufgabe 2

Lesen Sie die Dokumentation in /opt/sciengines/current/api/doc/* um einen Überblick über die Erstellung eines Projektes und die Funktionsweise der entsprechenden Signale (VHDL) und Methoden (C/C++) zu erhalten.

Aufgabe 3

1. Erstellen Sie ein Projekt mit Hilfe des "ProjectCompass":

```
java -jar /opt/sciengines/current/bin/ProjectCompass.jar
```

Stellen Sie Daten- und Kontrollregister-Anzahl auf jeweils "1", den Ziel-FPGA auf "xc3s5000-4fg676".

2. Öffnen Sie das Projekt in ISE und ändern Sie das Projekt, sodass es die LED blinken lässt.

```
user_led_in <= counter(COUNTER_WIDTH-1);
```

Kompilieren Sie das Projekt.

3. Passen Sie auch den entsprechenden C/C++-Code an, sodass das Design auf die FPGAs geladen wird.

4. Kopieren Sie ihr Projekt auf die RIVYERA, kompilieren dieses ggf. neu und führen es aus. Verifizieren Sie das Leuchten der LED mit Hilfe der Webcam (soweit diese wieder funktionsfähig ist):

- HTML: <http://sunlight.informatik.uni-kiel.de:9999/>
- Stream: <rtsp://sunlight.informatik.uni-kiel.de:11110/video.3gp>