



Digitale Systeme Wintersemester 2014/2015

Serie 7

Ausgabetermin: Mittwoch, 10.12.2014

Abgabetermin: **Freitag, 19.12.2014, 18:00 Uhr** im Schrein

Präsenzaufgaben

Aufgabe

Abbildung 1 zeigt ein Schaltnetz mit den Eingängen $X = (x_0, x_1, x_2)$ und $Y = (y_0, y_1, y_2)$ sowie dem Ausgang $E = (e_0, e_1, e_2, e_3, e_4, e_5)$. Was berechnet dieses Schaltnetz?

Erläutern Sie die Funktionsweise ausführlich.

Hinweis: Die in der Zeichnung angegebenen Multiplexer sind vereinfacht dargestellt. Jeder der drei Multiplexerblöcke steht für sechs einzelne Multiplexer (je einer für e_0 bis e_5), die jeweils alle vom selben Signal für die Auswahl des zutreffenden Eingangs versorgt werden (x_1 oder x_2).

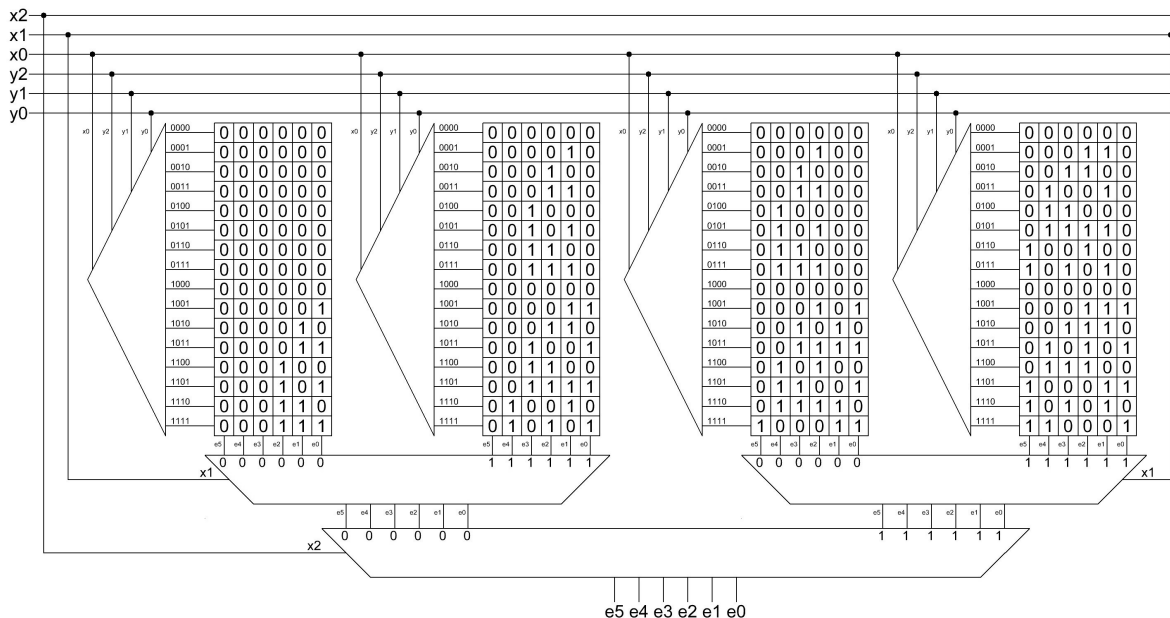


Abbildung 1

Hausaufgaben

Aufgabe 1

Entwerfen Sie eine Schaltung für eine 8-Segment-Anzeige mit Hilfe von KV-Diagrammen. Segmentanzeigen kennen Sie von Uhren mit Digitalanzeige. Diese haben normalerweise pro Ziffer eine 7-Segment-Anzeige, mit der die Zahlen 0 bis 9 und die Buchstaben A bis F (B und D in Kleinschreibweise) dargestellt werden können. Die 1908 für F.W. Wood patentierte Achtsegmentanzeige hat ein zusätzliches Diagonalsegment zur besseren Darstellung der Ziffer 4.

Bitte gehen Sie von folgender Bezeichnung der Segmente (das sind die Striche, aus denen die Zeichen zusammengesetzt sind) aus:

oben: a , linke Seite oberes Segment: b , linke Seite unteres Segment: c , unten: d , rechte Seite unteres Segment: e , rechte Seite oberes Segment: f , mitte waagrecht: g , zusätzliches Schrägelement (obere Hälfte von links unten nach rechts oben): h .

Die KV-Diagramme sollen nach dem selben Schema beschriftet werden wie in den Beispielen aus dem Kapitel 2.6.2. des Skriptes, wobei a aus dem Skript durch x_0 zu ersetzen ist, b durch x_1 usw. Hierbei bezeichnet $x_n \dots x_0$ den Codierungsvektor (bitte auch in der Codierungstabelle von x_n (most significant bit, links) nach x_0 (least significant bit, rechts) abtragen). In der Codierungstabelle bitte zunächst die Zahlen (aufsteigend) und dann die Buchstaben (in der Reihenfolge des Alphabets) codieren.

50 Punkte

Aufgabe 2

Entwerfen Sie ein Schaltnetz aus Volladdierern (VA) und Multiplexern (MUX), das 8 Binärzahlen der Länge 48 Bit addiert. Dabei können Überläufe vernachlässigt werden.

Ein VA und ein MUX belegen jeweils die Fläche 1 FE. Die Schaltzeit für einen VA und einen MUX ist jeweils 1 ZE.

Optimieren Sie die Schaltung im Hinblick darauf, dass das Produkt aus Fläche A und Zeit T minimal wird. Begründen Sie ihre Lösung. Ein Beweis ist nicht erforderlich.

25 Punkte

Aufgabe 3

Entwerfen Sie zwei CMOS-Komplexgatter für die Ausgaben eines Volladdierers. Verwenden Sie dabei möglichst wenige Transistoren.

25 Punkte